

Best Available Copy

RS  
#  
2

JC971 U.S. PTO  
10/022730  
12/20/01

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

CERTIFIED COPY OF  
PRIORITY DOCUMENT

출원번호 : 특허출원 2001년 제 32445 호  
Application Number PATENT-2001-0032445

출원년월일 : 2001년 06월 11일  
Date of Application JUN 11, 2001

출원인 : 한국전자통신연구원  
Applicant(s) KOREA ELECTRONICS & TELECOMMUNICATIONS RESEARCH INST



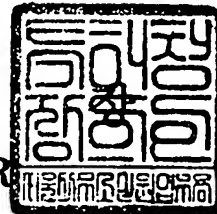
2001 년 11 월 05 일

특

허

청

COMMISSIONER



## 【서지사항】

|                    |  |
|--------------------|--|
| 【서류명】              | 특허출원서  |
| 【권리구분】             | 특허   |
| 【수신처】              | 특허청장   |
| 【제출일자】             | 2001.06.11   |
| 【발명의 명칭】           | 제로상관구간을 갖는 터너리 확산코드 발생 장치 및 그 방법   |
| 【발명의 영문명칭】         | Construction apparatus and method of ternary spreading code with zero correlation duration |
| 【출원인】              |  |
| 【명칭】               | 한국전자통신연구원  |
| 【출원인코드】            | 3-1998-007763-8  |
| 【대리인】              |  |
| 【성명】               | 특허법인 신성 정지원  |
| 【대리인코드】            | 9-2000-000292-3  |
| 【포괄위임등록번호】         | 2000-051975-8  |
| 【대리인】              |  |
| 【성명】               | 특허법인 신성 원석희  |
| 【대리인코드】            | 9-1998-000444-1  |
| 【포괄위임등록번호】         | 2000-051975-8  |
| 【대리인】              |  |
| 【성명】               | 특허법인 신성 박해천  |
| 【대리인코드】            | 9-1998-000223-4  |
| 【포괄위임등록번호】         | 2000-051975-8  |
| 【발명자】              |  |
| 【성명의 국문표기】         | 차재상  |
| 【성명의 영문표기】         | CHA, Jae Sang  |
| 【주민등록번호】           | 680111-1025520   |
| 【우편번호】             | 305-390  |
| 【주소】               | 대전광역시 유성구 전민동 엑스포아파트 101-604   |
| 【국적】               | KR   |
| 【공지예외적용대상증명서류의 내용】 |  |
| 【공개형태】             | 간행물 발표   |
| 【공개일자】             | 2001.05.10   |

**【심사청구】**

청구

**【취지】**

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인

특허법인 신성 정지원 (인) 대리인

특허법인 신성 원석희 (인) 대리인

특허법인 신성 박해천 (인)

**【수수료】****【기본출원료】**

20 면 29,000 원

**【가산출원료】**

9 면 9,000 원

**【우선권주장료】**

0 건 0 원

**【심사청구료】**

15 항 589,000 원

**【합계】**

627,000 원

**【감면사유】**

정부출연연구기관

**【감면후 수수료】**

313,500 원

**【첨부서류】**

1. 요약서·명세서(도면)\_1통 2. 신규성(출원시의 특례)규정을 적용받기 위한 증명서류\_1통

## 【요약서】

## 【요약】

## 1. 청구범위에 기재된 발명이 속하는 기술분야

본 발명은 제로상관구간을 갖는 터너리 확산코드 발생 장치 및 그 방법과 상기 방법을 실현시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체에 관한 것임.

## 2. 발명이 해결하고자 하는 기술적 과제

본 발명은, 주기가  $N$ 칩( $N$ 은 자연수)인 코드에 대하여 자기상관치의 피크주변의 사이드 러브와 상호상관치가  $(0.75N + 1)$ 칩 이하의 일정시간 구간동안에 제로가 되는 확산코드를 발생할 수 있도록 한 제로상관구간을 갖는 터너리 확산코드 발생 장치 및 그 방법과 상기 방법을 실현시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체를 제공함에 그 목적이 있음.

## 3. 발명의 해결방법의 요지

본 발명은, 제로상관구간을 갖는 터너리 확산코드 발생 장치에 적용되는 터너리 확산코드 발생 방법에 있어서, 주기가  $N$ 칩( $N$ 은 자연수)인 코드에 대하여 코드주기를 확장하여  $(0.75N + 1)$  칩의 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하는 제 1 단계; 및 상기 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜  $(0.75N + 1)$ 칩 이하의 제로상관 특성을 가지는 다수의 터너리 제로상관구간 코드 세트를 생성하는 제 2 단계를 포함한다.

## 4. 발명의 중요한 용도

본 발명은 통신 시스템 등에 이용됨.

【대표도】

도 1

【색인어】

터너리 확산코드 발생, 제로상관구간, 사이드 러브, 상호상관치

**【명세서】****【발명의 명칭】**

제로상관구간을 갖는 터너리 확산코드 발생 장치 및 그 방법{Construction apparatus and method of ternary spreading code with zero correlation duration }

**【도면의 간단한 설명】**

도 1은 본 발명에 따른 제로상관구간을 갖는 터너리 확산코드 발생 과정을 설명하는 일실시에 블록 구성도.

도 2는 도 1에 도시된 터너리 ZCD(Zero Correlation Duration) 프리퍼드 페어 발생부의 일실시에 블록 구성도.

도 3은 도 1에 도시된 터너리 ZCD 코드세트 발생기의 일실시에 상세 블록 구성도.

도 4는 본 발명에 따른 확산코드의 자기상관특성 및 상호상관특성을 보여주는 도면.

도 5는 본 발명에 적용되는 확산코드의 제로상관구간별 코드수를 준동기부호 및 터너리 ZCD 코드와 비교한 그래프.

**<도면의 주요 부분에 대한 부호의 설명>**

100 : 터너리 ZCD 프리퍼드 페어코드 발생부 130 : 코드주기 확장기

150 : 페어코드 발생기

170 : 터너리 ZCD 코드세트 발생기

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <9> 본 발명은 제로상관구간을 갖는 터너리 확산코드 발생 장치 및 그 방법에 관한 것으로, 보다 상세하게는 넓은 시간구간에서 직교하는 제로상관 특성을 가지면서 많은 확산코드의 수를 유지할 수 있도록 한 제로상관구간을 갖는 터너리 확산코드 발생 장치 및 그 방법과 상기 방법을 실현시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체에 관한 것이다.
- <10> 일반적으로 코드분할 다중접속(Code Division Multiple Access:CDMA)시스템에서 기지국(Base Station)에서 이동국(Mobile Station)으로 향하는 채널을 순방향 링크(down-link)라 하며, 이동국에서 기지국으로 향하는 채널을 역방향링크(up-Link)라고 한다.
- <11> 상기 CDMA 시스템에서 각 이동국(Mobile Station)이나 기지국(Base Station)은 직교특성을 가지는 확산코드로 왈쉬코드(Walsh Code)나 하다마드코드(Hadamard Code)를 사용하고 있으나, 이러한 직교코드들의 직교특성은 오로지 확산코드간의 동기가 확립된 경우에만 유지되고, 조금이라도 동기가 확립되지 않으면 직교특성이 파괴된다는 단점이 있다.

<12> 따라서, 이러한 단점으로 인해 코드동기가 확립된 조건하에서만 직교하는 코드를 사용해야 하고, 역방향 링크에서의 멀티플액세스(multiple access)에 의해 인접하는 유저채널간 간섭(co-channel interference)현상이 야기되며, 멀티패트에 의한 지연파에 의해 직교특성이 붕괴되어 시스템 특성이 열화된다는 문제점이 있었다.

<13> 그러므로, 일정시간 구간동안은 직교특성이 계속 유지되는 확산코드를 찾아내기 위한 연구들이 진행되어 왔고, 최근에는 직교골드 코드의 조합으로 구성된 QS(OG-r)라는 확산코드가 제안되어 있으나, 이 역시 제로상관구간이 넓어지면 확보할 수 있는 코드의 수가 너무나 적으므로 코드분할에 의한 다중화에 크게 기여하지 못한다는 문제점이 있었다. 그리하여, 이러한 문제점을 해결하고자 최대  $(0.5N + 1)$ 칩의 제로 상관구간을 갖으며 코드수가 QS(OG-r)보다 많이 확보가 가능한 터너리 ZCD 코드가 제안되어 있으나, 이 역시 최대 제로상관 구간이  $(0.5N + 1)$ 칩이라는 한계점을 가지고 있었다.

#### 【발명이 이루고자 하는 기술적 과제】

<14> 이에 본 발명은, 상기 종래의 문제점을 해결하기 위해 제안된 것으로, 주기가  $N$ 칩( $N$ 은 자연수)인 코드에 대하여 자기상관치의 피크주변의 사이드 러브와 상호상관치가  $(0.75N + 1)$ 칩 이하의 일정시간 구간 동안에 제로가 되는 확산코드를 발생시킬 수 있도록 한 제로상관구간을 갖는 터너리 확산코드 발생 장치 및 그 방법과 상기 방법을 실현시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체를 제공함에 그 목적이 있다.



## 【발명의 구성 및 작용】

<15>       상기와 같은 목적을 달성하기 위한 본 발명은, 제로상관구간을 갖는 터너리 확산코드 발생 장치에 적용되는 터너리 확산코드 발생 방법에 있어서, 주기가  $N$  칩( $N$ 은 자연수)인 코드에 대하여 코드주기를 확장하여  $(0.75N+1)$  칩의 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하는 제 1 단계; 및 상기 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜  $(0.75N+1)$  칩 이하의 제로상관 특성을 가지는 다수의 터너리 제로상관구간 코드 세트를 생성하는 제 2 단계를 포함하는 것을 특징으로 한다.

<16>       한편, 본 발명은, 제로상관구간을 갖는 터너리 확산코드 발생 장치에 있어서, 주기가  $N$  칩( $N$ 은 자연수)인 코드에 대하여 코드주기를 확장하여 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하기 위한 터너리 자기상관구간 프리퍼드 페어코드 발생수단; 및 상기 터너리 자기상관구간 프리퍼드 페어코드 발생수단에서 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜 터너리 제로상관구간 코드 세트를 생성하기 위한 터너리 자기상관구간 코드세트 발생수단을 포함하는 것을 특징으로 한다.

<17>       한편, 본 발명은, 프로세서를 구비한, 제로상관구간을 갖는 터너리 확산코드 발생장치, 주기가  $N$  칩( $N$ 은 자연수)인 코드에 대하여 코드주기를 확장하여 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하는 제 1 기능; 및 상기 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜 터너리 제로상관구간 코드 세트를 생성하는 제 2 기능을 실현시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체를 제공한다.

- <18> 여기서 상술된 목적, 특징들 및 장점은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이다. 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 일실시예를 상세히 설명한다.
- <19> 도 1 내지 도 3은 본 발명에 따른 제로상관구간을 갖는 터너리 확산코드의 발생 방법 및 그 장치를 설명하는 일실시예 블록 구성도이다.
- <20> 도 1 내지 도 3에 도시된 바와 같이, 터너리 확산 코드의 발생 장치는 주기가 N칩(N은 자연수)인 코드에 대하여 코드주기를 확장하여 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하는 터너리 자기상관구간 프리퍼드 페어코드 발생부(100) 및 상기 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜 터너리 제로상관구간 코드 세트를 생성하는 터너리 자기상관구간 코드세트 발생기(170)를 포함한다.
- <21> 상기 터너리 자기상관구간 프리퍼드 페어 발생부(100)는 초기의 기초 메트릭스로부터 형성한 기초 확산코드를 토대로 주기가 확장되어 소정 배수 이상의 주기를 갖는 터너리 제로상관구간 프리퍼드 페어코드 중 한쪽 확산코드를 생성하는 코드주기 확장기(130) 및 상기 생성된 한쪽 확산코드의 짝수항을 반전시켜 상기 코드주기 확장기(130)에서 생성된 코드에 대응하는 확산코드를 생성하는 페어코드 발생기(150)를 포함한다.
- <22> 그리고, 상기 코드주기 확장기(130)는 직/병렬 변환기(110), 기준클럭 발생기(111), 분배기(112), 리피터(113), 부분블럭 인버터(114), 스위치 제어로직부(115), 병/직렬 변환기(116), 제로 삽입기(117) 및 제어 로직부(118)를 포함한다

<23>      상기 직/병렬 변환기(110)는 입력되는 직렬코드를 후술될 기준클럭 발생기(111)에서 발생한 클럭기준 신호에 의해 병렬로 변환하여 분배기(112)에 제공한다. 상기 분배기(112)는 직/병렬 변환기(110)에서 변환된 병렬 코드신호를 분배하여 리피터(113)로 제공한다. 상기 리피터(113)는 분배기(112)에서 분배되어 입력된 병렬 코드신호를 반복되어진 형태로 처리하여 부분블럭 인버터(114)에 제공한다. 부분블럭 인버터(114)는 리피터(113)로부터 반복되어진 형태의 병렬코드신호를 스위치 제어로직부(115)의 스위칭 제어에 의해 전체블럭의 일부분(예 : 1/4)만을 임의로 선택해 반전하여 병/직렬 변환기(116)로 제공한다. 상기 병/직렬 변환기(116)는 부분블럭 인버터(114)로부터 입력되는 병렬의 코드신호를 직렬신호로 변환하여 제로 삽입기(117)로 제공한다.

<24>      이때, 상기 제로 삽입기(117)는 직렬로 변환된 코드 신호를 제어 로직부(118)의 제어에 의해 제로가 삽입되어서 주기가 입력신호(직/병렬 변환기(112)로 입력되는 직렬 입력 코드)보다 2배가 더 길면서 동일한 제로상관 특성을 가지는 프리퍼드 페어코드를 구성하는 한쪽 코드를 출력한다.

<25>      여기서, 상기 제로상관이란 자기상관 피크의 사이드 러브와 상호상관함수가 0이 되는 것을 의미하며, 코드분할 다중접속 방식의 통신에서 확산코드의 특성평가에 사용된다.

<26>      한편, 상기 제로 삽입기(117)로부터 출력된 신호는 페어코드 발생기(150)로 입력되는데, 이 페어코드 발생기(150)는 입력되는 신호의 코드 구성요소 중 짝수항마다 인버터(157)에 의해 부호가 반전되고, 입력되는 신호의 코드 구성요소의 나머지 항은 버퍼(155)를 각각 거치면서 페어코드 신호를 생성한다. 이때, 페

어코드 발생기(150)에서 생성된 페어코드 신호는 터너리 ZCD 코드세트 발생기(170)로 입력되어 다양한 ZCD를 갖는 터너리 ZCD 코드세트가 발생된다.

<27> 즉, 상기 페어코드 발생기(150)로부터 출력되는 코드신호는 다수의 지연 플립플롭(171)으로 이루어진 입력코드 순환부(173)로 입력된다. 그러면, 입력코드 순환부(173)의 지연 플립플롭(171a)으로 입력된 코드신호는 한 비트씩 우측으로 쉬프트하면서 순환하는데, 즉, 우측의 최종단에 위치한 지연 플립플롭(171b)의 출력이 다시 지연 플립플롭(171a)으로 귀환되어서 순환을 연속적으로 수행한다.

<28> 한편, 상기 입력코드 순환부(173)에 연결된 탭(TAP)신호로부터 출력되는 신호들은 시간제어 스위치로직(175)의 시간에 의한 스위치 제어에 의해 코드들을 연속적으로 생성하여 출력한다. 이때, 출력되는 코드 신호들은 상호간에 자기상관치의 피크주변의 사이드 러브와 상호상관치가  $(0.75N + 1)$ 칩 이하의 일정시간 구간동안에 제로가 되는 터너리 ZCD 코드세트(Ternary ZCD Code Set: 이하 'TZCS' 라함)로 동작한다.

<29> 여기서, 코드의 주기가  $N=4 \times 2^i (i=1,2,3,\dots)$ 에 대하여  $(0.75N + 1)$ 칩이라는 제로상관 특성을 가진 터너리 ZCD 프리퍼드 페어(Ternary ZCD Preferred Pair : 이하 'TZPP'라 함) 및 다양한 ZCD를 갖는 터너리 ZCD 코드세트의 생성과정을 더욱 구체적으로 살펴보면 다음과 같다.

<30> 우선, 초기 기초 매트릭스(initial basic matrix) G를 다음의 (수학식 1)에 서와 같이 구현한다.

&lt;31&gt;

$$GA = \begin{bmatrix} + & z & + & z & + & z & - & z \\ + & z & + & z & - & z & + & z \\ + & z & - & z & + & z & + & z \\ - & z & + & z & + & z & + & z \end{bmatrix} \quad \text{또는} \quad GB = \begin{bmatrix} + & + & z & z & + & - & z & z \\ + & + & z & z & - & + & z & z \\ + & - & z & z & + & + & z & z \\ - & + & z & z & + & + & z & z \end{bmatrix}$$

【수학식 1】

&lt;32&gt;

여기서, 매트릭스 GA 또는 매트릭스 GB내에서는 편의상 각각 1 과 -1을 (+) 와 (-)로 표기하였으며, z 는 패딩(padding)한 제로(zero)를 의미한다. 상기 매트릭스 GA 또는 GB를 구성하는 임의의 행을 주기 8칩의 확산코드  $C^{(a)}_8 = (C^{(a)}_0, \dots, C^{(a)}_7) = (e_0, z, e_1, z, e_2, z, e_3, z)$  또는  $(e_0, e_1, z, z, e_2, e_3, z, z)$ 라고 하면  $C^{(a)}_8$ 로부터 다른 확산코드  $C^{(b)}_8 = (C^{(b)}_0, \dots, C^{(b)}_7) = (v_0, z, v_1, z, v_2, z, v_3, z)$  또는  $(v_0, v_1, z, z, v_2, v_3, z, z)$ 를 생성할 수 있는데, 이때의  $C^{(a)}_8$  와  $C^{(b)}_8$ 의 관계는  $V_q = (-1)^q e_q$  ( $q=0,1,2,3$ )과 같이 된다. 여기서, 이들 주기 8의 1쌍의 코드  $\{C^{(a)}_8, C^{(b)}_8\}$ 는  $(0.75 \times 8 + 1)$  칩의 제로상관구간을 가지며, 이들을 초기 TZPP(initial Ternary ZCD Preferred Pair)라고 정의한다.

&lt;33&gt;

여기서, 상기 제로상관구간(ZCD)은 자기상관 피크의 사이드 러브와 상호 상관함수가 0이 되는 연속적인 구간으로, 자기상관 함수의 피크치를 중심으로 한 국부적인 구간이나 연속적으로 자기상관 함수의 피크치의 사이드 러브와 상호 상관치가 0이 되는 구간을 의미한다.

&lt;34&gt;

다음으로, TZPP의 주기를 2배로 확장시켜 주는 확장 매트릭스에 대해 살펴보면 다음과 같다.

&lt;35&gt;

초기 TZPP를 구성하는  $(C^{(a)}_8, C^{(b)}_8)$ 에서 1개의 코드를 취해 확장 매트릭스에 입력할 경우 그 출력된 매트릭스의 임의의 행을 획득하여 출력하면 이는 주

기가 2배인 16칩으로 확장된 코드  $C^{(a)}_{16}$ 가 된다. 다음으로, 이  $C^{(a)}_{16}$ 를 이용하여 코드를 구성하는 짝수항의 부호를  $S_q^{(b)} = -1^q S_q^{(a)}$  ( $q=0,1,\dots,15$ )과 같이 반전시키는 동작을 가하면  $C^{(b)}_{16}$ 가 생성된다. 여기서, TBZPP의 주기를 확장하는 동작을 일반화하여 하기의 (수학식 2)로 표기할 수 있다.

<36> 즉, 주기  $m$ 을 가지는 임의의 TZPP ( $C^{(a)}_m, C^{(b)}_m$ )가 주어졌을 때, 2배 주기  $2m$ 을 한 행의 길이로 갖게 되는 확장 매트릭스 DA 또는 DB는 다음의 (수학식 2)와 같이 구성된다.

<37>

$$DA = \begin{bmatrix} X & Z & Y & Z & X & Z & -Y & Z \\ X & Z & Y & Z & -X & Z & Y & Z \\ X & Z & -Y & Z & X & Z & Y & Z \\ -X & Z & Y & Z & X & Z & Y & Z \end{bmatrix} \quad \text{또는} \quad DB = \begin{bmatrix} V & W & Z & Z & V & -W & Z & Z \\ V & W & Z & Z & -V & W & Z & Z \\ V & -W & Z & Z & V & W & Z & Z \\ -V & W & Z & Z & V & W & Z & Z \end{bmatrix}$$

【수학식 2】

<38> 여기서, 코드의 주기가  $m=4 \times 2^i$ , ( $i=1,2,3,\dots$ )을 의미한다. 그리고,  
 $X = (c_0^{(a)}, \dots, c_{\frac{m}{4}-1}^{(a)}, c_{\frac{m}{2}}^{(a)}, \dots, c_{\frac{3m}{4}-1}^{(a)})$ ,  $Y = (c_{\frac{m}{4}}^{(a)}, \dots, c_{\frac{m}{2}-1}^{(a)}, c_{\frac{m}{2}}^{(a)}, \dots, c_{\frac{3m}{4}-1}^{(a)})$ ,  $W = (c_{\frac{m}{4}}^{(a)}, \dots, c_{\frac{3m}{4}-1}^{(a)})$ ,  
 $W = (c_{\frac{m}{4}}^{(a)}, \dots, c_{\frac{3m}{4}-1}^{(a)})$  그리고  $Z = m/4$ 개의 제로들을 의미한다. 또한, DA는 4GA로부터 파생된 행렬에만 적용되며, DB는 4GB로부터 파생된 행렬에만 적용된다.

<39> 상기 DA 또는 DB의 임의의 행은  $2m$ 의 주기를 가진  $C^{(a)}_{2m} = (C^{(a)}_0, C^{(a)}_1, C^{(a)}_2, \dots, C^{(a)}_{2m-1})$  이 되며,  $C^{(a)}_{2m}$ 를 이용하면,  $C^{(b)}_{2m} = (C^{(b)}_0, C^{(b)}_1, C^{(b)}_2, \dots, C^{(b)}_{2m-1})$ 이 생성된다. 그리고,  $c_q^{(b)} = (-1)^q c_q^{(a)}$  ( $q=0,1,\dots,2m-1$ )의 관계가 성립된다. 이때,  $\{C^{(a)}_{2m}, C^{(b)}_{2m}\}$ 은  $(0.75/2m+1)$  칩의 제로상관구간을 가지는 TZPP

가 된다. 따라서,  $N=4 \times 2^i (i=0,1,2,3,\dots)$ 의 주기에 대하여  $(0.75N + 1)$  칩의 제로 상관구간을 가지는 TZPP  $\{C_N^{(a)}, C_N^{(b)}\}$ 가 발생된다.

<40> 여기서, 다음의 (수학식 3)은  $4 \times 2^2 = 16$  주기와 13칩의 제로상관구간을 가지는 코드페어  $\{C^{(a)}_{16}, C^{(b)}_{16}\}$ 의 예를 보여준 것이다.

<41>

$$\left\{ \begin{array}{l} C_{16}^{(a)} = (+ + z z + - z z + + z z - + z z), \\ C_{16}^{(b)} = (+ - z z + + z z + - z z - - z z) \end{array} \right\} \quad \text{또는} \quad \left\{ \begin{array}{l} C_{16}^{(a)} = (+ + + - z z z z + + - + z z z z) \\ C_{16}^{(b)} = (+ - - + z z z z + - - - z z z z) \end{array} \right\}$$

【수학식 3】

<42> 그리고, 다음의 (수학식 4)는 128 칩의 주기와 97칩의 제로상관 구간을 갖는 코드 페어  $\{C^{(a)}_{128}, C^{(b)}_{128}\}$ 의 예를 보여준 것이다.

<43>

$$\left\{ \begin{array}{l} C_{128}^{(a)} = (A B A - B Z_{16} A B - A B Z_{16} A B A - B Z_{16} - A - B A - B Z_{16}) \\ C_{128}^{(b)} = (C D C - D Z_{16} C D - C D Z_{16} C D C - D Z_{16} - C - D C - D Z_{16}) \end{array} \right\}$$

【수학식 4】

<44> 여기서, (수학식 4)에서  $A = (+ + + -)$ ,  $B = (+ + - +)$ ,  $C = (+ - + +)$ , 그리고  $Z_{16}$  은 16개의 제로들을 의미한다.

<45> 다음으로, 코드의 주기가  $4 \times 2^i (i=1,2,3,\dots)$ 에 대하여  $(0.75 + 1)$ 칩 이하의 제로상관구간(ZCD)을 가진 M개의 코드로 구성되는 터너리 ZCD 코드세트인 TZCS를 생성하는 과정에 관하여 설명한다.

<46> M개의 코드로 구성되는 TZCS는 M개의 코드 상호간의 동일한 ZCD를 가지고 있으며, 그 구간의 길이가  $(0.75 + 1)$ 칩 이하인 터너리 코드들의 세트를 의미한다

. 상기한 TZCS는 TZPP(터너리 ZCD 프리퍼드 페어코드)인  $\{C^{(a)}_N, C^{(b)}_N\}$ 을 가지고 칩 쉬프트 동작(chip-shift operation)을 행함으로써 생성할 수 있다.

<47> 즉,  $T^1$ 을 시계 반대방향으로 1칩씩 쉬프트시키는 동작기를 칩 쉬프트 동작기라고 한다면,  $\{C^{(a)}_N, C^{(b)}_N\}$ 을 이용하여, M개의 코드로 구성되는 주기 N칩의 TZCS는 다음의 (수학식 5)와 같이 생성된다.

<48>

$$\{C_N^{(a)}, C_N^{(b)}, T^{\Delta}[C_N^{(a)}], T^{\Delta}[C_N^{(b)}], T^{2\Delta}[C_N^{(a)}], T^{2\Delta}[C_N^{(b)}], \dots, T^{(k-1)\Delta}[C_N^{(a)}], T^{(k-1)\Delta}[C_N^{(b)}], T^{k\Delta}[C_N^{(a)}], T^{k\Delta}[C_N^{(b)}]\}$$

【수학식 5】

<49>

여기서,  $\Delta$ 는 칩 쉬프트의 증분(chip-shift increment)이고, K는 주어진 코드에 대한 최대 쉬프트 가능수를 의미한다. 또한,  $\Delta$ 와 k는 각각 양의 정수(positive integer) 및 비음의 정수(non-negative integer)이며, 반드시  $|(k+1)\Delta| \leq \frac{N}{8} + 1$ 의 조건을 만족해야 한다. 그리고, M과 새로이 생성된 코드의 ZCD간에는 다음의 (수학식 6)와 같은 관계식이 성립한다.

<50> 【수학식 6】  $M = 2(k+1)$  and  $ZCD = |2\Delta - 1|$

<51> 또한, 다음의 (표 1)은 주기 32, 64, 128, 256칩에 대한 터너리 ZCD코드들의 총 코드수를 보여주고 있다.



## &lt;52&gt; 【표 1】

| $\begin{matrix} ZCD \\ N \end{matrix}$ | 3  | 5  | 7  | 9  | 11 | 13 | 15 | 17 | 19 | 21 | 23 | 25 | 27 | 29 | 31 | ... | 95 | ... | 193 |
|--|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|-----|----|-----|-----|
| 32                                     | 12 | 8  | 6  | 4  | 4  | 2  | 2  | 2  | 2  | 2  | 2  | 2  | -  | -  | -  | -   | -  | -   | -   |
| 64                                     | 24 | 16 | 12 | 8  | 8  | 6  | 6  | 6  | 4  | 4  | 4  | 2  | 2  | 2  | 2  | ... | -  | -   | -   |
| 128                                    | 48 | 32 | 24 | 18 | 16 | 12 | 12 | 10 | 8  | 8  | 8  | 6  | 6  | 6  | 6  | ... | 2  | -   | -   |
| 256                                    | 96 | 64 | 48 | 38 | 32 | 26 | 24 | 20 | 18 | 16 | 16 | 14 | 12 | 12 | 12 | ... | 4  | ... | 2   |

<53> 도 4는 본 발명에 따른 확산코드의 자기상관특성 및 상호상관특성을 보여주는 도면이다.

<54> 도 4에 도시된 바와 같이, 128칩의 주기를 갖는 1쌍의 코드의 자기상관 함수값과 상호상관 함수값이 0이 되는 구간 즉, 제로상관구간을 표시하고 있으며, 128칩의  $0.75N + 1$ 에 해당하는 97칩이라는 국부적인 구간내에서 자기상관 함수의 피크치 주변의 사이드 러브와 두 코드간의 상호상관치가 0이 되는 것을 알 수 있다.

<55> 도 5는 본 발명에 적용되는 확산코드의 제로상관구간별 코드수를 준동기부호 및 터너리 ZCD 코드와 비교한 그래프이다.

<56> 도 5에 도시된 바와 같이, ZCD가 3칩 이상이면, 상기 터너리 ZCD 코드는 QS(OG-r)코드 및 터너리 ZCD 코드 보다도 동일 ZCD에 있어서 월등히 더 많은 코드수의 확보가 가능하다는 것을 알 수 있다. 따라서, 더 많은 코드수의 확보로 인해 코드분할 다중접속(CDMA) 통신시스템에 있어 많은 사용자를 확보할 수 있으

며, 넓은 ZCD로 코드분할 다중접속(CDMA)통신 시스템의 준동기 운용이 가능한 허용시간이 증가한다.

<57> 여기서, 본 발명에 의해 제시된 터너리 확산코드를 CDMA 시스템에 적용할 경우, 종래의 어떠한 바이너리 확산코드보다도 넓은 준동기 운용시간구간을 가지게 되며, 상호간에 일정한 제로상관구간(Zero Correlation Duration; ZCD)을 갖는 확산코드들의 수가 다른 바이너리 확산코드보다 많이 생성되게 된다. 그러므로, 본 발명에 의한 터너리 확산코드들을 CDMA 시스템의 각 채널에 할당할 경우에, 다중화가 되는 것은 물론이고 코드간의 칩동기를 어느정도 벗어나도 코드간의 직교성(제로상관특성)이 일정시간 구간동안에서는 연속적으로 유지될 수 있다.

<58> 또한, 본 발명에 제시된 터너리 확산코드를 셀룰러(cellular)시스템에 적용할 경우, 셀내 역방향링크(up-link)에서는 코드간 동기가 필요없는 CDMA 시스템의 운용을 가능하게 해주며 특히, 순방향링크(down-link)에 이용시는 준동기(quasi synchronous)운용구간으로 인하여 멀티패트에 의한 영향을 감소시킬 수 있다.

<59> 또한, 본 발명에서 제시된 터너리 확산코드는 넓은 자기상관피크주변의 넓은 구간에서 사이드 러브가 제로라는 특성을 이용해 매치트필터(matched filter)와 결부된 초기의 동기 포착용 코드로 활용할 수 있다.

<60> 또한, 본 발명에 의한 터너리 확산코드의 요소중에서 제로(0)에 해당되는 부분은 하드웨어적으로 구현시 스위치의 오프(Off)동작으로 대체 가능하며, 역확산을

위한 수신부의 정합필터(Matched filter)구현시는 코드요소의 제로에 해당되는 부분과 부합되는 탭계수는 제로가 되므로, 그 부분의 연산이 제로라는 것을 감안하면, 제로 탭계수와 연결된 가산기와 승산기의 부분은 불필요하게 되므로, 전체적인 연산량 감소로 인한 정합필터의 저소비 전력화가 가능하다.

<61> 또한, 본 발명에 의한 터너리 코드는 코드 발생 방법이 간단하여 하드웨어로서 구현이 간단하고, 코드주기의 지속적인 확장성이 용이하다. 즉, 코드의 주기 N은 그 길이가 8 칩부터 시작하여 계속 2배의 크기로 무한대까지 확장이 가능하다.

<62> 상술한 바와 같은 본 발명의 방법은 프로그램으로 구현되어 컴퓨터로 읽을 수 있는 기록매체(씨디롬, 램, 롬, 플로피 디스크, 하드 디스크, 광자기 디스크 등)에 저장될 수 있다.

<63> 이상에서 설명한 본 발명은 진술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진자에게 있어 명백할 것이다.

#### 【발명의 효과】

<64> 상기와 같은 본 발명은, 터너리 확산코드를 CDMA 시스템에 이용할 경우, 종래의 어떠한 바이너리 확산코드보다도 넓은 준동기운용시간구간을 가지게 되며, 상호간에 일정한 제로상관구간(Zero Correlation Duration; ZCD)을 갖는 확산코

드들의 수가 다른 바이너리 확산코드보다 많이 생성되게 된다. 따라서, 터너리 확산코드들을 CDMA 시스템의 각 채널에 할당에 따른 다중화는 물론 코드간의 칩동기를 어느정도 벗어나도 코드간의 직교성(제로상관특성)을 일정시간 구간동안에 서 연속적으로 유지할 수 있는 효과가 있다.

<65> 또한, 본 발명은 넓은 제로상관구간(ZCD)을 갖는 터너리 확산코드를 발생시켜 순방향 링크에 적용하게 되면 일정시간 구간동안 직교성이 연속적으로 유지되므로 멀티패트 현상에 대한 저항력을 갖게 해주고, 역방향 링크에 쓰일 경우에는 코드 분할시의 셀내의 각 유저용 확산코드로서 할당됨과 동시에 멀티플액세스(multiple access)에 따른 유저채널간 간섭 현상을 제거시켜서 시스템의 효율을 높일 수 있는 효과가 있다.

<66> 또한, 본 발명은, 넓은 자기상관 피크주변의 넓은 구간에서 사이드 러브가 제로라는 특성을 이용해 매치드 필터(matched filter)와 결부된 초기동기 포착용 코드로서도 활용도 가능하고, 코드 발생방법이 간단하여 하드웨어로서 구현이 간단하고, 코드주기의 지속적인 확장성이 용이한 효과가 있다.

**【특허청구범위】****【청구항 1】**

제로상관구간을 갖는 터너리 확산코드 발생 장치에 적용되는 터너리 확산코드 발생 방법에 있어서,

주기가  $N$ 칩( $N$ 은 자연수)인 코드에 대하여 코드주기를 확장하여  $(0.75N+1)$ 칩의 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하는 제 1 단계; 및

상기 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜  $(0.75N + 1)$ 칩 이하의 제로상관 특성을 가지는 다수의 터너리 제로상관구간 코드 세트를 생성하는 제 2 단계

를 포함하는 제로상관구간을 갖는 터너리 확산코드 발생 방법.

**【청구항 2】**

제 1 항에 있어서,

상기 제 1 단계는,

초기의 기초 매트릭스로부터 기초 확산코드를 형성하는 제 3 단계;

상기 형성된 기초 확산코드를 토대로 주기가 확장되어 소정 배수 이상의 주기로  $(0.75N + 1)$ 칩의 제로상관 특성을 가지는 터너리 제로상관구간 프리퍼드 페어코드 중 한쪽 터너리 확산코드를 생성하는 제 4 단계; 및

상기 생성된 한쪽 코드의 짝수항을 반전시켜 상기 제 4 단계에서 생성된 확산코드에 대응하는 터너리 확산코드를 생성하는 제 5 단계를 포함하는 제로상관구간을 갖는 터너리 확산코드 발생 방법.

**【청구항 3】**

제 1 항 또는 제 2 항에 있어서,  
상기 생성된 터너리 확산코드는,  
매치트 필터와 결부된 초기의 동기 포착용 코드로 사용되는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 방법.

**【청구항 4】**

제 1 항 또는 제 2 항에 있어서,  
상기 생성된 터너리 확산코드는,  
코드분할 다중접속(Code Division Multiple Access:CDMA) 시스템에서 각 채널의 다중화 및 코드간의 칩 동기에 사용되는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 방법.

**【청구항 5】**

제 1 항 또는 제 2 항에 있어서,  
상기 생성된 터너리 확산코드는,

셀룰러(Cellular)시스템의 역방향 링크에 이용되어 코드간 동기가 필요없는 시스템의 운용 및 순방향 링크에 이용되어 준동기 운용 구간으로 인한 멀티패스를 감소시키는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 방법.

**【청구항 6】**

제 1 항 또는 제 2 항에 있어서,  
상기 생성된 터너리 확산코드는,  
확장 매트릭스를 생성하여 각 행 또는 그 각 행의 부호의 일부를 반전시킨 행을 통해 코드를 확장하는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 방법.

**【청구항 7】**

제 1 항 또는 제 2 항에 있어서,  
상기 생성된 터너리 확산코드는,  
역확산을 위한 정합필터를 하드웨어적으로 구현시에 탭 계수의 절반이 되는 제로 탭 계수와 연결되는 가산 및 승산부의 회로를 제거한 저소비전력형 정합필터에 이용되는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 방법.

## 【청구항 8】

제로상관구간을 갖는 터너리 확산코드 발생 장치에 있어서,

주기가  $N$ 칩( $N$ 은 자연수)인 코드에 대하여 코드주기를 확장하여  $(0.75N+1)$  칩의 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하기 위한 터너리 자기상관구간 프리퍼드 페어코드 발생수단; 및

상기 터너리 자기상관구간 프리퍼드 페어코드 발생수단에서 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜  $(0.75N+1)$ 칩 이하의 제로상관 특성을 가지는 다수의 터너리 제로상관구간 코드 세트를 생성하기 위한 터너리 자기상관구간 코드세트 발생수단

을 포함하는 제로상관구간을 갖는 터너리 확산코드 발생 장치.

## 【청구항 9】

제 8 항에 있어서,

상기 터너리 자기상관구간 프리퍼드 페어코드 발생수단은,

초기의 기초 매트릭스로부터 형성한 기초 확산코드를 토대로 주기가 확장되어 소정 배수이상의 주기를 갖는 터너리 제로상관구간 프리퍼드 페어코드 중 한쪽 터너리 확산코드를 생성하는 코드주기 확장수단; 및

상기 코드주기 확장수단에서 생성된 한쪽 확산코드의 짝수항을 반전시켜 상기 코드주기 확장수단에서 생성된 코드에 대응하는 터너리 확산코드를 생성하는 페어코드 발생수단



을 포함하는 제로상관구간을 갖는 터너리 확산코드 발생 장치.

【청구항 10】

제 8 항 또는 제 9 항에 있어서,

상기 생성된 터너리 확산코드는,

매치트 필터와 결부된 초기의 동기 포착용 코드로 사용되는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 장치.

【청구항 11】

제 8 항 또는 제 9 항에 있어서,

상기 생성된 터너리 확산코드는,

코드분할 다중접속(Code Division Multiple Access:CDMA) 시스템에서 각 채널의 다중화 및 코드간의 칩 동기에 사용되는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 장치.

【청구항 12】

제 8 항 또는 제 9 항에 있어서,

상기 생성된 터너리 확산코드는,

셀룰러(Cellular)시스템의 역방향 링크에 이용되어 코드간 동기가 필요없는 시스템의 운용 및 순방향 링크에 이용되어 준동기 운용 구간으로 인한 멀티패스

를 감소시키는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 장치.

**【청구항 13】**

제 8 항 또는 제 9 항에 있어서,

상기 생성된 터너리 확산코드는,

확장 매트릭스를 생성하여 각 행 또는 그 각 행의 부호의 일부를 반전시킨 행을 통해 코드를 확장하는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 장치.

**【청구항 14】**

제 8 항 또는 제 9 항에 있어서,

상기 생성된 터너리 확산코드는,

역확산을 위한 정합필터를 하드웨어적으로 구현시에 탭 계수의 절반이 되는 제로 탭 계수와 연결되는 가산 및 승산부의 회로를 제거한 저소비전력형 정합필터에 이용되는 것을 특징으로 하는 제로상관구간을 갖는 터너리 확산코드 발생 장치.

**【청구항 15】**

프로세서를 구비한, 제로상관구간을 갖는 터너리 확산코드 발생 장치에,

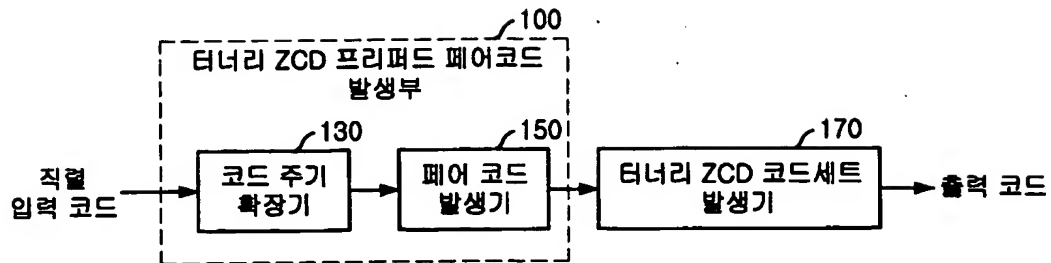
주기가  $N$ 칩( $N$ 은 자연수)인 코드에 대하여 코드주기를 확장하여  $(0.75N+1)$  칩의 제로상관 특성이 유지되는 터너리 제로상관구간 프리퍼드 페어코드를 생성하는 제 1 기능; 및

상기 생성된 터너리 제로상관구간 프리퍼드 페어코드를 칩 쉬프트시켜  $(0.75N + 1)$ 칩 이하의 제로상관 특성을 가지는 다수의 터너리 제로상관구간 코드 세트를 생성하는 제 2 기능

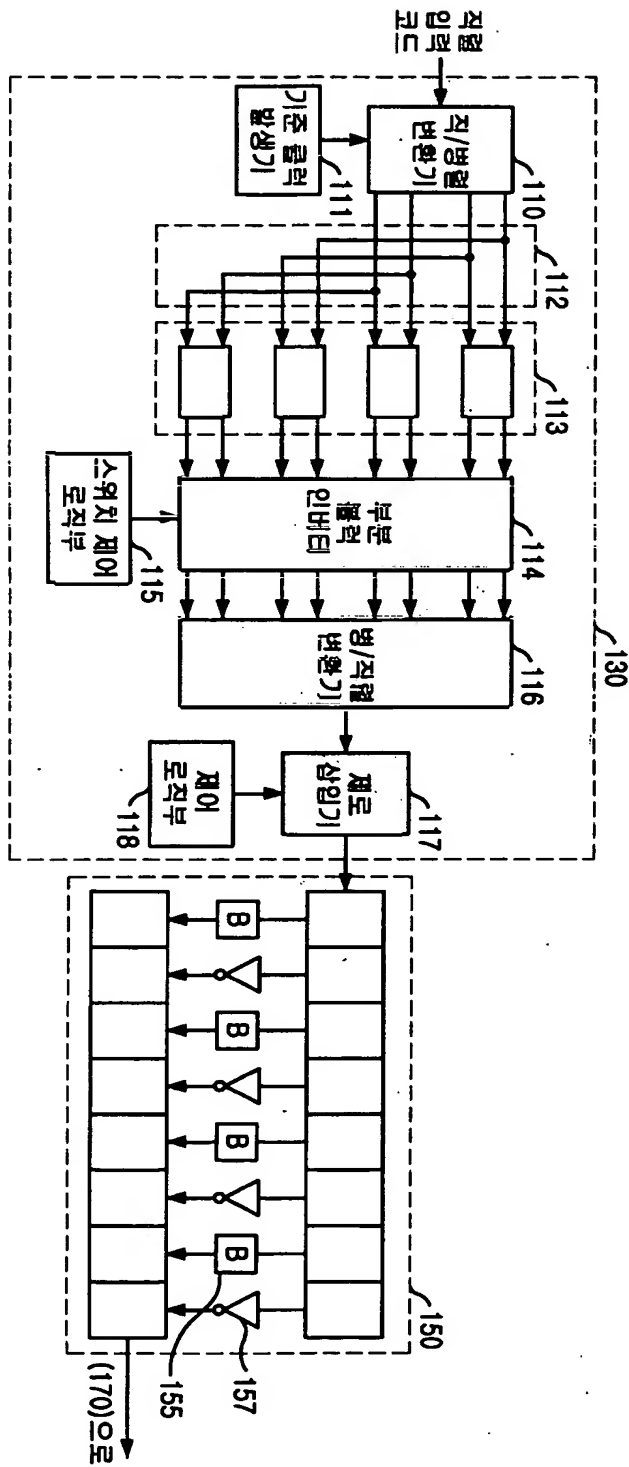
을 실현시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체.

## 【도면】

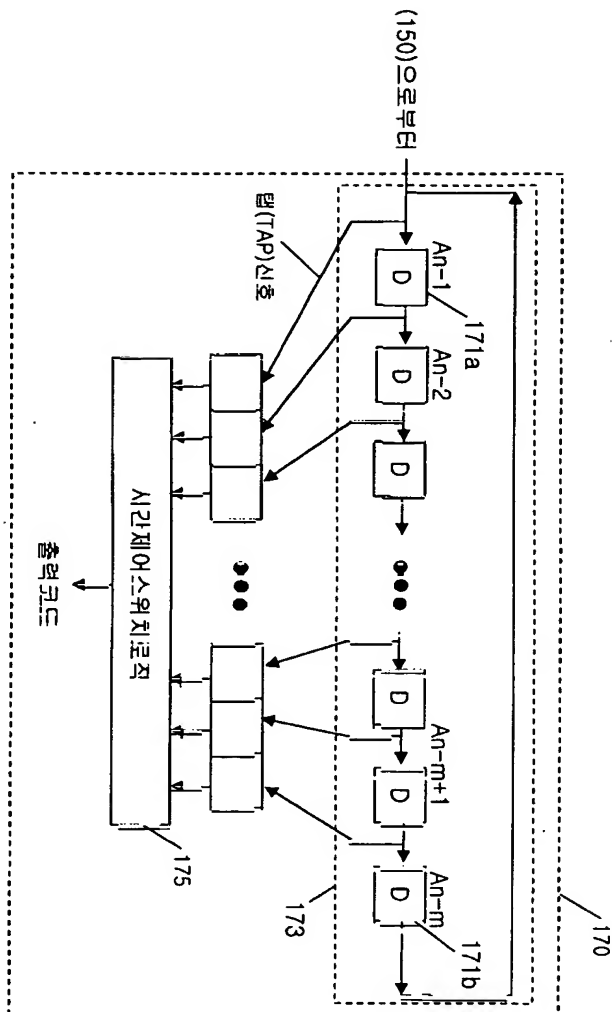
【도 1】



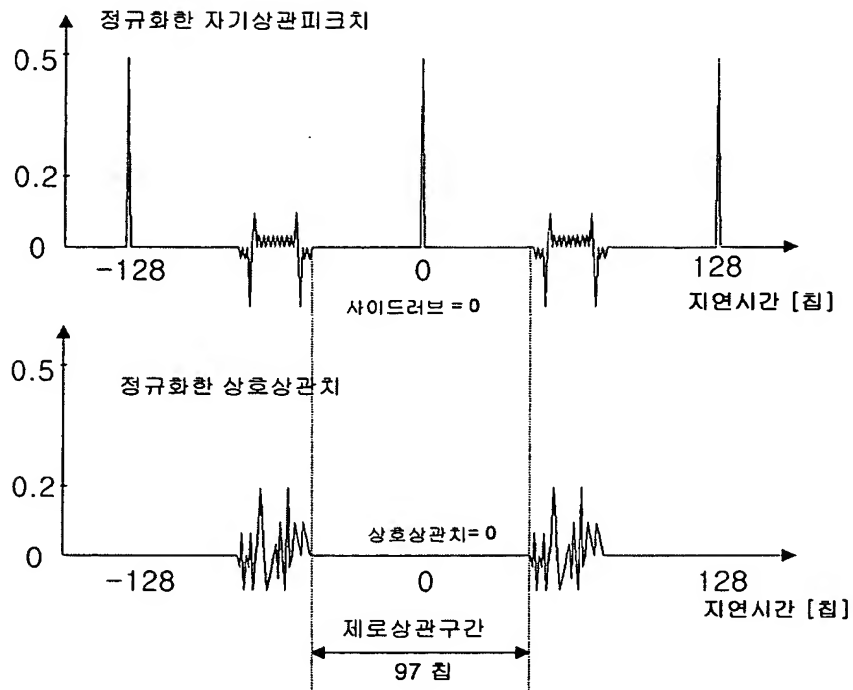
【도 2】



【도 3】



【도 4】



【도 5】

